(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平8-161196

(43)公開日 平成8年(1996)6月21日

(51) Int.Cl.⁶

G06F 11/28

職別配身 庁内整理番号 310 E 7313-5B

FΙ

技術表示箇所

審査請求 有 請求項の数5 OL (全 9 頁)

(21)出願番号

特願平6-305274

(22)出願日

平成6年(1994)12月9日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 岩田 吉弘

東京都港区芝五丁目7番1号 日本電気株

式会社内

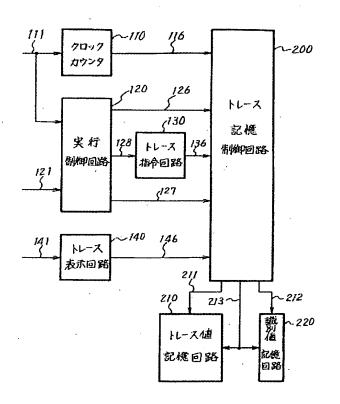
(74)代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 命令トレース装置

(57)【要約】

【目的】 逐次的に実行されている間の命令アドレスや 命令語をトレース情報として記憶しないようにして、ト レースの記憶領域を効率的に使用する。

【構成】 クロック信号を計数するクロックカウンタ110と、命令を実行しながらその実行中の命令アドレスを出力し必要に応じてトレースを採取するタイミングを生成する実行制御回路120と、分岐が生起すると分岐先の命令アドレスの記憶を指示するトレース指令回路130と、トレース動作中であることを表示するトレース値記憶回路210と、対応するトレース値の種別を記憶する識別値記憶回路220と、トレース値記憶回路210と識別値記憶回路220とを有している。



10

1

【特許請求の範囲】

【請求項1】 実行中の命令アドレスを出力する命令実行手段と、

この命令実行手段から出力される実行中の命令アドレス が連続しない場合にはその命令アドレスをトレース情報 として採取するように指示するトレース指令手段とを含 み

このトレース指令手段の指示に従って前記命令アドレス を採取することを特徴とする命令トレース装置。

【請求項2】 クロック信号を計数した値と実行中の命令アドレスとを出力する命令実行手段と、

この命令実行手段から出力される実行中の命令アドレスが連続するか否かを指示するトレース指令手段と、

トレース情報を格納するトレース情報記憶手段とを含 み、

前記トレース指令手段が命令アドレスの連続を指示する場合には前記命令実行手段からのクロック計数値を前記トレース情報記憶手段に格納し、前記トレース指令手段が命令アドレスの不連続を指示する場合には前記命令実行手段からのクロック計数値および命令アドレスを前記トレース情報記憶手段に格納することを特徴とする命令トレース装置。

【請求項3】 クロック信号を計数した値と実行中の命令アドレスとを出力する命令実行手段と、

この命令実行手段から出力される実行中の命令アドレス が連続するか否かを指示するトレース指令手段と、

トレースを採取するタイミングを生成するトレースタイミング生成手段と、

トレース情報を格納するトレース情報記憶手段とを含 み、

前記トレースタイミング生成手段がトレース採取を示す タイミングにおいて、前記トレース指令手段が命令アド レスの連続を指示する場合には前記命令実行手段からの クロック計数値を前記トレース情報記憶手段に格納し、 前記トレース指令手段が命令アドレスの不連続を指示す る場合には前記命令実行手段からのクロック計数値およ び命令アドレスを前記トレース情報記憶手段に格納する ことを特徴とする命令トレース装置。

【請求項4】 クロック信号を計数してその計数値を出力するクロック計数手段と、

実行中の命令の命令アドレスを出力する命令実行手段 と、

この命令実行手段において分岐が生起したか否かを指示 するトレース指令手段と、

トレースを採取するタイミングを生成するトレースタイミング生成手段と、

トレース情報を格納するトレース情報記憶手段とを含み、

前記トレースタイミング生成手段がトレース採取を示す タイミングにおいて、前記トレース指令手段が分岐生起 を指示しない場合には前記クロック計数手段からのクロック計数値を前記トレース情報記憶手段に格納し、前記トレース指令手段が分岐生起を指示する場合には前記クロック計数手段からのクロック計数値および前記命令実行手段からの命令アドレスを前記トレース情報記憶手段に格納することを特徴とする命令トレース装置。

2

【請求項5】 クロック信号を計数してその値を出力するクロック計数手段と、

実行中の命令の命令アドレスを出力する命令実行手段 と、

この命令実行手段において分岐が生起したか否かを指示するトレース指令手段と、

トレースを採取するタイミングを生成するトレースタイミング生成手段と、

トレース値を格納するトレース値記憶手段と、

このトレース値記憶手段に格納されたトレース値の各々 についてクロック計数値か命令アドレスかを識別する識 別値を格納する識別値記憶手段とを含み、

前記トレースタイミング生成手段がトレース採取を示す 20 タイミングにおいて、前記トレース指令手段が分岐生起 を指示しない場合には前記クロック計数手段からのクロ ック計数値を前記トレース値記憶手段に格納すると共に クロック計数値である旨を前記識別値記憶手段に格納 し、前記トレース指令手段が分岐生起を指示する場合に は前記クロック計数手段からのクロック計数値および前 記命令実行手段からの命令アドレスを前記トレース値記 憶手段に格納すると共にクロック計数値および命令アド レスである旨をそれぞれ前記識別値記憶手段に格納する ことを特徴とする命令トレース装置。

30 【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、命令トレース装置に関し、特に情報処理装置においてプログラムを実行した際のトレース情報を採取するための命令トレース装置に関する。

[0002]

40

【従来の技術】情報処理装置において、プログラムの動特性の性能評価を精密に行うためには、プログラム中の各命令の実行時間が採取できることが望ましい。

【0003】従来この種の技術では、実行されたすべての命令語について、命令アドレスとそれに対応するクロック値を同時に記録していた。たとえば、特開平2-242440号公報には、中央処理装置に供給されるクロック信号を計数するクロック計数手段と、前記中央処理装置において実行された命令語および命令アドレスに対応する前記クロック計数手段の計数値とを記録する記録手段とを有する命令トレース回路の技術が記載されている。この従来技術では、中央処理装置に供給されるクロック信号の計数値を、実行された命令語と命令アドレスとに対応させて記録することによって、被トレースプロ

グラムのルーチン別実行時間やパイプラインの乱れによる増加時間などの実行時間要因の分析を可能としている。

[0004]

【発明が解決しようとする課題】上述の従来技術では、 逐次的に実行されている間の命令のアドレスやその命令 語もトレース対象としている。しかし、逐次的に実行されている間は、命令のアドレスは連続的であり、トレースをとるまでもなくオブジェクトファイル等から取得することができる。また、命令語についても同様にオブジェクトファイル等から容易に取得できる。したがって、これらのデータはトレース情報としては冗長な情報であると考えられる。従来の技術では、これらの冗長なデータのためにトレースを記憶する領域を浪費してしまうという問題があった。

【0005】本発明の目的は、逐次的に実行されている間の命令アドレスをトレース情報として記憶しないようにして、トレースの記憶領域を効率的に使用することを目的とする。また、本発明の他の目的は、命令語をトレース情報として記憶しないようにして、トレースの記憶領域を効率的に使用することを目的とする。

[0006]

【課題を解決するための手段】上記課題を解決するために本発明の命令トレース装置は、実行中の命令アドレスを出力する命令実行手段と、この命令実行手段から出力される実行中の命令アドレスが連続しない場合にはその命令アドレスをトレース情報として採取するように指示するトレース指令手段とを含み、このトレース指令手段の指示に従って前記命令アドレスを採取する。

【0007】また、本発明の他の命令トレース装置は、クロック信号を計数した値と実行中の命令アドレスとを出力する命令実行手段と、この命令実行手段から出力される実行中の命令アドレスが連続するか否かを指示するトレース指令手段と、トレース情報を格納するトレース情報記憶手段とを含み、前記トレース指令手段が命令アドレスの連続を指示する場合には前記命令実行手段からのクロック計数値を前記トレース情報記憶手段に格納し、前記トレース指令手段が命令アドレスの不連続を指示する場合には前記命令実行手段からのクロック計数値および命令アドレスを前記トレース情報記憶手段に格納する。

【0008】また、本発明の他の命令トレース装置は、 クロック信号を計数した値と実行中の命令アドレスとを 出力する命令実行手段と、この命令実行手段から出力さ れる実行中の命令アドレスが連続するか否かを指示する トレース指令手段と、トレースを採取するタイミングを 生成するトレースタイミング生成手段と、トレース情報 を格納するトレース情報記憶手段とを含み、前記トレー スタイミング生成手段がトレース採取を示すタイミング において、前記トレース指令手段が命令アドレスの連続 を指示する場合には前記命令実行手段からのクロック計数値を前記トレース情報記憶手段に格納し、前記トレース指令手段が命令アドレスの不連続を指示する場合には前記命令実行手段からのクロック計数値および命令アドレスを前記トレース情報記憶手段に格納する。

【0009】また、本発明の他の命令トレース装置は、 クロック信号を計数してその計数値を出力するクロック 計数手段と、実行中の命令の命令アドレスを出力する命・ 令実行手段と、この命令実行手段において分岐が生起し たか否かを指示するトレース指令手段と、トレースを採 10 取するタイミングを生成するトレースタイミング生成手 段と、トレース情報を格納するトレース情報記憶手段と を含み、前記トレースタイミング生成手段がトレース採 取を示すタイミングにおいて、前記トレース指令手段が 分岐生起を指示しない場合には前記クロック計数手段か らのクロック計数値を前記トレース情報記憶手段に格納 し、前記トレース指令手段が分岐生起を指示する場合に は前記クロック計数手段からのクロック計数値および前 記命令実行手段からの命令アドレスを前記トレース情報 記憶手段に格納する。

【0010】また、本発明の他の命令トレース装置は、 クロック信号を計数してその値を出力するクロック計数 手段と、実行中の命令の命令アドレスを出力する命令実 行手段と、この命令実行手段において分岐が生起したか 否かを指示するトレース指令手段と、トレースを採取す るタイミングを生成するトレースタイミング生成手段 と、トレース値を格納するトレース値記憶手段と、この トレース値記憶手段に格納されたトレース値の各々につ いてクロック計数値か命令アドレスかを識別する識別値 を格納する識別値記憶手段とを含み、前記トレースタイ ミング生成手段がトレース採取を示すタイミングにおい て、前記トレース指令手段が分岐生起を指示しない場合 には前記クロック計数手段からのクロック計数値を前記 トレース値記憶手段に格納すると共にクロック計数値で ある旨を前記識別値記憶手段に格納し、前記トレース指 令手段が分岐生起を指示する場合には前記クロック計数 手段からのクロック計数値および前記命令実行手段から の命令アドレスを前記トレース値記憶手段に格納すると 共にクロック計数値および命令アドレスである旨をそれ 40 ぞれ前記識別値記憶手段に格納する。

【0011】また、本発明の他の命令トレース装置において、上記トレースタイミング生成手段は、トレース採取中か否かを表示するトレース表示手段を含み、このトレース表示手段がトレース採取中を表示していない時にはトレースを採取しない。

【0012】また、本発明の他の命令トレース装置において、上記トレース表示手段は、サービスプロセッサや診断装置等の外部の装置からトレースの開始もしくは終了を指示される。また、プログラム中の命令によりトレースの開始もしくは終了を指示される。さらに、ディッ

5

プスイッチ等の切替え回路によりトレースの開始もしく は終了を指示される。

[0013]

【作用】上述した構成をとることにより、上記実行制御手段が命令を実行する毎に、その命令が分岐を生起しない時にはその時のクロック値だけを、分岐を生起した時にはさらに命令アドレスを、トレース値として上記トレース記憶手段に記憶することにより、命令毎の実行時間が採取できる機能を保ちながら、逐次的に実行している命令のアドレスやそのアドレスの命令語といった冗長なデータがトレース記憶手段に記憶されてしまうことを防ぐ。

[0014]

【実施例】次に本発明の命令トレース装置の一実施例に ついて図面を参照して詳細に説明する。

【0015】図1を参照すると、本発明の一実施例である命令トレース装置は、クロック信号を計数するクロックカウンタ110と、命令を実行しながらその実行中の命令アドレスを出力し必要に応じてトレースを採取するタイミングを生成する実行制御回路120と、分岐が生起すると分岐先の命令アドレスの記憶を指示するトレース指令回路130と、トレース値を記憶するトレース値記憶回路210と、対応するトレース値記憶回路210と、対応するトレース値記憶回路210と識別値記憶回路220へのアクセスを制御するトレース記憶制御回路200とを有している。

【0016】クロックカウンタ110は、クロック信号 線111から入力されるクロックを計数し、そのクロッ ク計数値を信号線116に出力する。

【0017】実行制御手段120は、クロック信号線111から入力されるクロックに同期して、信号線121から供給されるプログラム中の各命令を実行していく。この実行制御手段120は、一つの命令が実行される度にトレースを採取するサンプルタイミングを信号線127に出力し、次に実行する命令アドレスを信号線126に出力する。また、分岐命令における条件成立、例外または割り込みの発生等により、分岐が生起した場合には、分岐生起信号を信号線128に出力する。

【0018】トレース指令回路130は、分岐生起信号を信号線128から受け取ると、分岐先の命令アドレスを記憶するように信号線136を介してアドレストレース指示信号をトレース記憶回路200に出力する。

【0019】トレース表示回路140は、信号線141からのトレース起動信号により、トレース動作中表示信号を信号線146に出力する。このトレース起動信号は、サービスプロセッサや診断装置等の外部の装置から発生してもよく、またプログラム中の命令により指示されることにより発生してもよい。さらに、ディップスイッチ等の切替え回路により指示されることによりトレー

ス起動信号を発生するようにしてもよい。

【0020】トレース値記憶回路210は、トレース情報の内容を記憶する。本発明ではトレース情報には、各命令が実行された時のクロック計数値および分岐が生起した場合の分岐先命令アドレスが含まれる。

【0021】識別値記憶回路220は、トレース値記憶回路210に記憶されているトレース情報がクロック値を表すのか、または命令アドレスを表すのかを識別する値を対応するエントリ毎に記憶する。

【0022】トレース記憶制御回路200は、信号線146からトレース動作中表示信号が入力されている間、信号線127からサンプルタイミング信号が入力される毎に信号線116上のクロック計数値または信号線126上の命令アドレスをトレース値記憶回路210に採取する。また、それと同時に識別値記憶回路220の同じ位置に、トレース情報の種別を表す識別値を記憶させる。

【0023】図2を参照すると、トレース記憶制御回路200は、トレース値記憶回路210に記憶されるトレンの一ス情報を選択するセレクタ201と、トレース値記憶回路210および識別値記憶回路220に対する動作タイミングを与える論理積回路202とを有している。

【0024】セレクタ201は、クロックカウンタ11 0から信号線116を介して与えられるクロック計数値 および実行制御回路120から信号線126を介して与 えられる命令アドレスのいずれかを、トレース指令回路 130から信号線136を介して与えられるアドレスト レース指示信号に従って選択する。トレース指令回路1 30が分岐生起信号を受け取った際に、信号線136 に"1"を出力するとすれば、セレクタ201は、信号 線136が"0"ならばクロック計数値を、信号線13 6が"1"ならば命令アドレスを信号線211に出力す る。また、信号線136の信号は信号線212から出力 される。

【0025】論理積回路202は、実行制御回路120から信号線127を介して与えられるサンプルタイミング信号とトレース表示回路140から信号線146を介して与えられるトレース動作中信号との論理積を生成してその結果を信号線213に出力する。

0 【0026】信号線211または212に出力された値は、それぞれトレース値記憶回路210または識別値記憶回路220に、信号線213に出力されたタイミングで格納される。

【0027】次に本発明の命令トレース装置の上記一実施例の動作について図面を参照して詳細に説明する。

【0028】図3を参照すると、実行対象となるプログラムは、1命令は1語単位でアドレスが付されている。図3において「命令の内容」の欄が空白となっているものは分岐命令でも外部アクセス命令でもない命令を格納しているものとする。説明を簡単にするために、外部ア

クセス命令以外の命令は実行時間が固定であると仮定する。また、命令語の最上位1桁が実行時間のクロック数を表し、他の桁は命令語を区別するために使用されるものとする。

【0029】図4を参照すると、プログラム内の条件分岐命令の条件A、条件B、外部アクセス命令のそれぞれの実行時間のクロック数は、以下のように仮定される。すなわち、命令アドレス1006番地の分岐命令は、第1回目で条件Aが成立して分岐が生起し、第2回目は条件Aが成立しないため分岐が生起せず、また、第3回目は条件Aが成立して分岐が生起する。また、命令アドレス1008番地の分岐命令は、1度だけ実行され、その際条件Bが成立して分岐が生起する。さらに、命令アドレス1005番地の外部命令は、第1回目の実行に30クロックを要し、第2回目および第3回目には2クロックを要する。

【0030】図1を参照すると、まずこのプログラムをトレースするために信号線141からトレース起動信号が入力されると、トレース表示回路140から信号線146のトレース動作中信号が"1"となる。この時、クロックカウンタ110のクロック計数値は"0"にリセットされるものとする。

【0031】図1から図5を参照すると、実行制御回路 120が1000番地の命令を実行すると、この命令は 1クロックで終了する。これにより、信号線116上の クロック計数値が"1"となると共に、信号線127に サンプルタイミング信号"1"が出力される。

【0032】信号線136上のアドレストレース指示信号は"0"であるため、トレース記憶制御回路200は、セレクタ201により信号線116のクロック計数値"1"を選択して信号線211に出力する。また、アドレストレース指示信号は、そのままクロック計数値を示す識別値"0"として信号線212に出力される。さらに、論理積回路202によって、信号線146上のトレース動作中信号"1"と信号線127上のサンプルタイミング信号"1"の論理積"1"が信号線213に生成される。この信号線213のタイミングに従って、信号線211上のクロック計数値"1"がトレース値記憶回路210において、信号線212上の識別値"0"が識別値記憶回路220において、それぞれの第1語目に格納される。

【0033】次に実行制御回路120が命令アドレス1001番地の命令を実行すると、この命令は無条件分岐命令であることから、信号線128上に分岐生起信号が出力される。これによりトレース指令回路130は分岐先命令アドレスの格納を指示するアドレストレース指示信号を信号線136に出力する。この無条件分岐命令は3クロックで終了し、この時クロック計数値は"4"となり、サンプルタイミング信号"1"が信号線127に出力される。

【0034】命令アドレス1001番地の無条件分岐命令の最終クロックでは、信号線136上のアドレストレース指示信号は"0"であるため、トレース記憶制御回路200は、セレクタ201により信号線116のクロック計数値"4"を選択して信号線211に出力する。また、アドレストレース指示信号は、そのままクロック計数値を示す識別値"0"として信号線212に出力する。さらに、論理積回路202によって、信号線146上のトレース動作中信号"1"と信号線127上のサンプルタイミング信号"1"の論理積"1"が信号線213に生成される。この信号線213のタイミングに従って、信号線211上のクロック計数値"4"がトレース値記憶回路210において、信号線212上の識別値"0"が識別値記憶回路220において、それぞれの第2語目に格納される。

8

【0035】そして、次のクロックでは信号線136上のアドレストレース指示信号は"1"となるため、トレース記憶制御回路200は、セレクタ201により信号線126の命令アドレス"1005"を選択して信号線2021に出力する。また、アドレストレース指示信号は、そのまま命令アドレスを示す識別値"1"として信号線212に出力される。さらに、論理積回路202の出力は前クロックと同様に"1"が信号線213に生成される。この信号線213のタイミングに従って、信号線211上の命令アドレス"1005"がトレース値記憶回路210において、信号線212上の識別値"1"が識別値記憶回路220において、それぞれの第3語目に格納される。

【0036】次に実行制御回路120が命令アドレス1005番地の命令を実行すると、この命令は外部アクセス命令であり、図4によると第1回目には30クロック要することから、この命令の終了時にはクロック計数値は"34"となり、サンプルタイミング信号"1"が信号線127に出力される。

【0037】信号線136上のアドレストレース指示信号は"0"であるため、トレース記憶制御回路200は、セレクタ201により信号線116のクロック計数値"34"を選択して信号線211に出力する。また、アドレストレース指示信号は、前回同様識別値"0"と40して信号線212に出力される。さらに、論理積回路202は前回と同様にサンプルタイミングを信号線213に出力する。この信号線213のタイミングに従って、信号線211上のクロック計数値"34"がトレース値記憶回路210において、信号線212上の識別値"0"が識別値記憶回路220において、それぞれの第4語目に格納される。

【0038】このようにして、以降図5に示すタイミングで、実行制御回路120が命令を実行する度に、命令が分岐を発生しない時はクロック値だけを、また分岐生50 起を検出した時にはさらに分岐先命令アドレスを、トレ

ース値記憶回路210に格納し、これと共にトレース値 がクロック値または命令アドレスのいずれであるかを示 す識別値を識別値記憶回路220に格納していく。

【0039】図6を参照すると、図3のプログラムを1 4命令分実行した際の、トレース値記憶回路210と識 別値記憶回路220の内容が示されている。これらの情 報と共に、プログラムの実行が1000番地から開始し たことを考え合わせれば、プログラムの実行順序や命令 アドレスの推移、命令終了時刻のクロック計数値等を次 のようにして解析することができる。すなわち、命令ア ドレス1000番地の命令が実行されて時刻1で終了 し、次に命令アドレス1001番地が実行されて時刻4 で終了する。そして、この1001番地から1005番 地に分岐して(第3語)、命令アドレス1005番地の 命令が実行されて時刻34で終了する。次に命令アドレ ス1006番地の命令が実行されて時刻37で終了す る。この1006番地から1002番地へ分岐(第6 語) し、命令アドレス1002番地の命令が実行されて 時刻39で終了する。次に1003番地の命令が実行さ れて時刻40で終了し、次に命令アドレス1004番地 の命令が実行されて時刻41で終了する。次に1005 番地が実行されて時刻43で終了し、次に命令アドレス 1006番地の命令が実行されて時刻46で終了する。 次に命令アドレス1007番地の命令が実行されて時刻 47で終了する。そして、命令アドレス1008番地の 命令が実行されて時刻50で終了する。この1008番 地から1005番地に分岐して(第14語)、命令アド レス1005番地の命令が実行されて時刻52で終了す る。そして、命令アドレス1006番地の命令が実行さ れて時刻55で終了した後、この1006番地から10 02番地に分岐して(第17語)、命令アドレス100 2番地の命令が実行されて時刻57で終了する。

【0040】この解析結果から、各命令毎に終了時刻の クロック計数値と一つ前の命令の終了時刻のクロック計 数値との差分とから実行に要したクロック数を求めるこ とができる。

【0041】さらにこの情報と共に、プログラムのオブジェクトファイルのアセンブリリスト等から得られる情報を考え合わせると、命令アドレスに対応する命令語が得られる。また、被トレースプログラムのルーチン別実行時間等の分析を行うことができる。

【0042】なお、上記一実施例で使用されたトレース値記憶回路210と識別値記憶回路220の必要語数は18語である。ここで、クロック計数値を16ビットと仮定する。識別値は1ビットであるから、使用ビット数は、(16ビット+1ビット)×18語=306ビットとなる。

【0043】一方、従来技術ではクロック計数値、命令 アドレスおよび命令語のすべてを格納しているため、ク ロック計数値、命令アドレスおよび命令語のそれぞれを 16ビットと仮定すると、(16ビット+16ビット+ 16ビット)×14語=672ビットとなる。したがっ て、上記一実施例においては、従来技術と比較してトレ ース情報に必要な記憶領域を約46%に削減したことに なる。

10

【0044】このように、本発明の一実施例である命令トレース装置によれば、実行制御回路120が命令を実行する度に、命令が分岐を発生しない時はクロック値だけを、また分岐生起を検出した時にはさらに分岐先命令アドレスを、トレース値記憶回路210に格納し、これと共にトレース値がクロック値または命令アドレスのいずれであるかを示す識別値を識別値記憶回路220に格納していくことにより、逐次的に実行されている間の命令アドレスや命令語をトレース情報として記憶しないようにして、トレース値記憶回路210や識別値記憶回路220を効率的に使用することができる。

[0045]

【発明の効果】以上の説明で明らかなように、本発明によると、プログラムのトレースを解析する際に必要な情報の内、逐次的に実行されている間の命令アドレスや命令語をトレース情報として記憶しないようにすることにより、トレースの記憶領域を効率的に使用することができる。

【図面の簡単な説明】

【図1】本発明の命令トレース装置の一実施例の構成を 示すブロック図である。

【図2】本発明の一実施例の命令トレース装置における トレース記憶制御回路の構成を示す図である。

30 【図3】本発明の一実施例の動作を説明するためのプログラムの一例を表す図である。

【図4】本発明の一実施例の動作を説明するためのプログラムの動作状態の一例を表す図である。

【図 5 】本発明の一実施例の動作を示すタイムチャート である。

【図6】本発明の一実施例の動作を説明するためのプログラムを実行した際のトレース値記憶回路および識別値記憶回路の内容の一例を表す図である。

【符号の説明】

) 110 クロックカウンタ

120 実行制御回路

130 トレース指令回路

140 トレース表示回路

200 トレース記憶制御回路

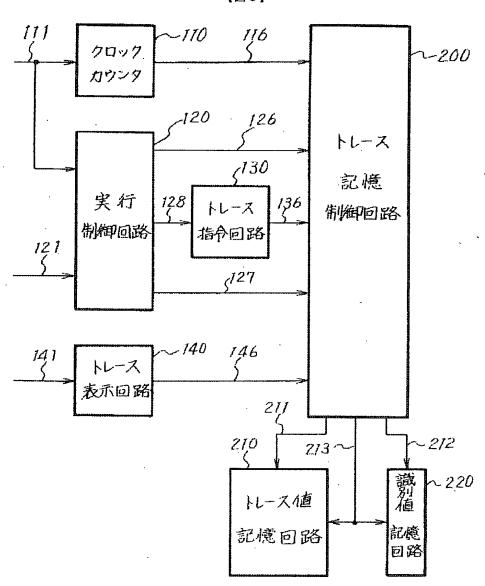
201 セレクタ

202 論理積回路

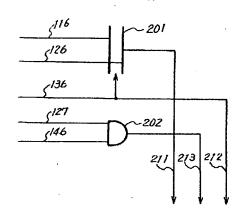
210 トレース値記憶回路

220 識別値記憶回路

【図1】



【図2】



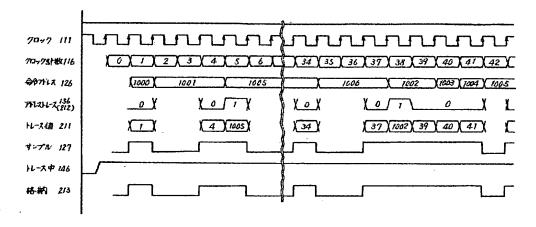
【図3】

命令アドレス	命介語	命令の内容
1000	1000	
1001	3111	熙条件分岐命令 1005 番地に分岐
1002	2222	
1003	1333	
1004	1444	
1003	2555	外部アクセス命令
1006	3666	条件分岐命令 条件Aで 1002 番地に分岐
1007	1777	
1008	3888	条件分岐命令 条件 5 で 1605 番地に分岐
1009	1999	

【図4】

	第1回	第2回	第3回
条件 A	成立	不成立	成立
条件の	成立		
外部アクセス命令のクロック数	Э <i>0</i>	2	2

【図5】



【図6】

記機順序	トレース値 記憶回路 210	語,別地記述回路 220	
1	. 1	0	
2.	. 4	· 0	
3	1005	1	
4	3 4	D	
5	37	0	
6	1002	1	
7	3 9	0	
8	40	О	
9	41	O	
10	43	0	
11	46	0	
12	47	0	
13	50	0	
14	1005	1	
15	5 2	0	
16	55	0	
17	1002	- 1	
18	5 7	0	